

2.7V 到 5.5V、12Bit、8 通道轨到轨输出数模转换器

主要特点

- 确保单调性
- 低功耗
- 轨到轨输出电压范围
- 菊花链模式
- 上电复位到 0 输出
- 工作温度范围：-40°C 到 125°C
- INL: ± 2 LSB (典型)
- DNL: -0.4LSB 到 0.75LSB
- 建立时间: 8.5 μ s (最大)
- 零点误差: 15mV (最大)
- 满幅增益误差: -0.75%FSR (最大)
- 电源电压: 2.7V~5.5V

产品简述

MS5208T/MS5208N 是一款 12Bit、8 通道输出的电压型 DAC，内部集成上电复位电路、轨到轨输出 Buffer。接口采用三线串口模式，最高工作频率可以到 40MHz，兼容 SPI、QSPI、DSP 接口和 Microwire 串口。输出接到一个轨到轨输出放大器。MS5208T/MS5208N 具有掉电模式，可以提供菊花链工作模式，内部集成两个外接基准端口，一个基准用于通道 A 到通道 D，另一个基准输入用于通道 E 到通道 H。

MS5208T/MS5208N 的工作电压范围是 2.7V 到 5.5V，MS5208 提供 TSSOP16、QFN16 封装。

应用

- 便携式仪器仪表
- 工业过程控制
- 机械和移动控制设备
- 可编程电压源和电流源

产品规格分类

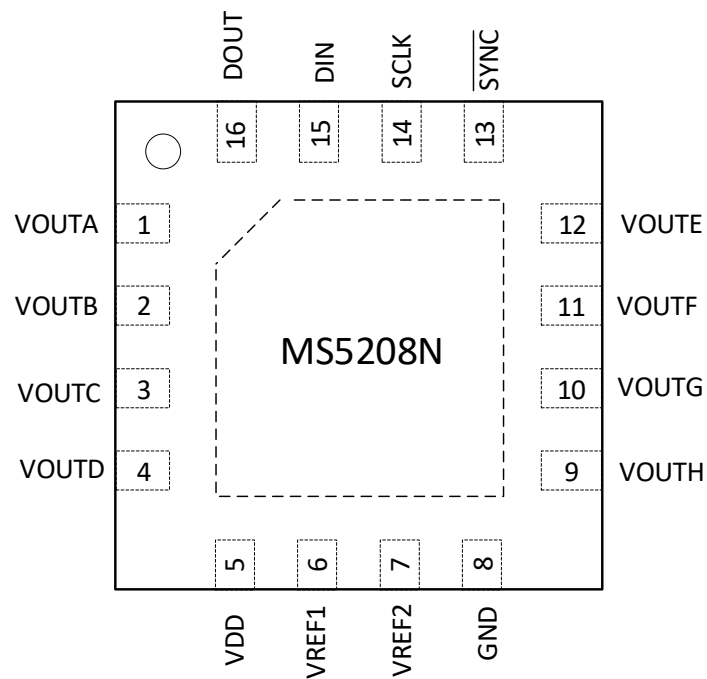
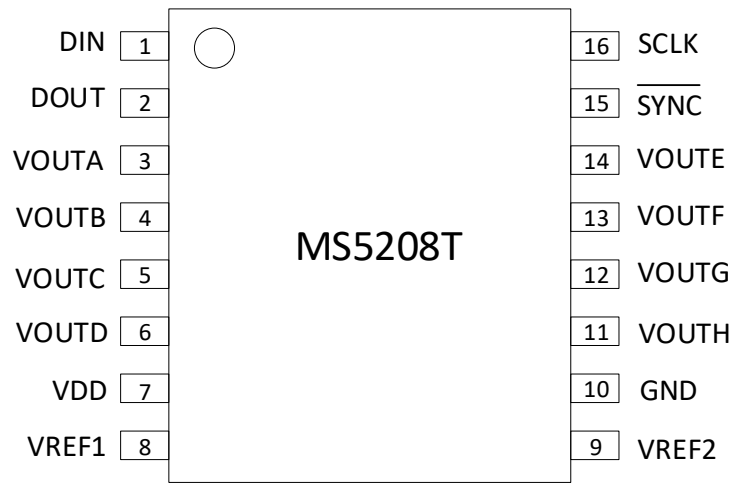
产品名称	封装形式	丝印名称
MS5208T	TSSOP16	MS5208T
*MS5208N	QFN16	MS5208N

*暂未提供此封装。若有需要，请联系杭州瑞盟销售中心

目录

1. 主要特点	1
2. 产品简述	1
3. 应用	1
4. 产品规格分类	1
5. 目录	2
6. 管脚图	3
7. 管脚说明	4
8. 内部框图	6
9. 极限参数	7
10. 推荐工作条件	7
11. 电气参数	8
11.1 静态 DAC 参数	8
11.2 DAC 输出参数	8
11.3 内参考输入电压参数	8
11.4 数字输出参数	9
11.5 功耗参数	9
11.6 模拟输出动态参数	9
11.7 交流和时序特性	10
12. 典型曲线图	11
13. 功能描述	13
13.1 总体功能	13
13.2 基准电压	13
13.3 串口描述	13
13.4 菊花链模式	13
13.5 DAC 输入数据更新机制	14
13.6 上电复位	16
13.7 掉电模式	16
14. 封装外形图	17
15. 印章与包装规范	18
16. 声明	19
17. MOS 电路操作注意事项	20

管脚图



管脚说明

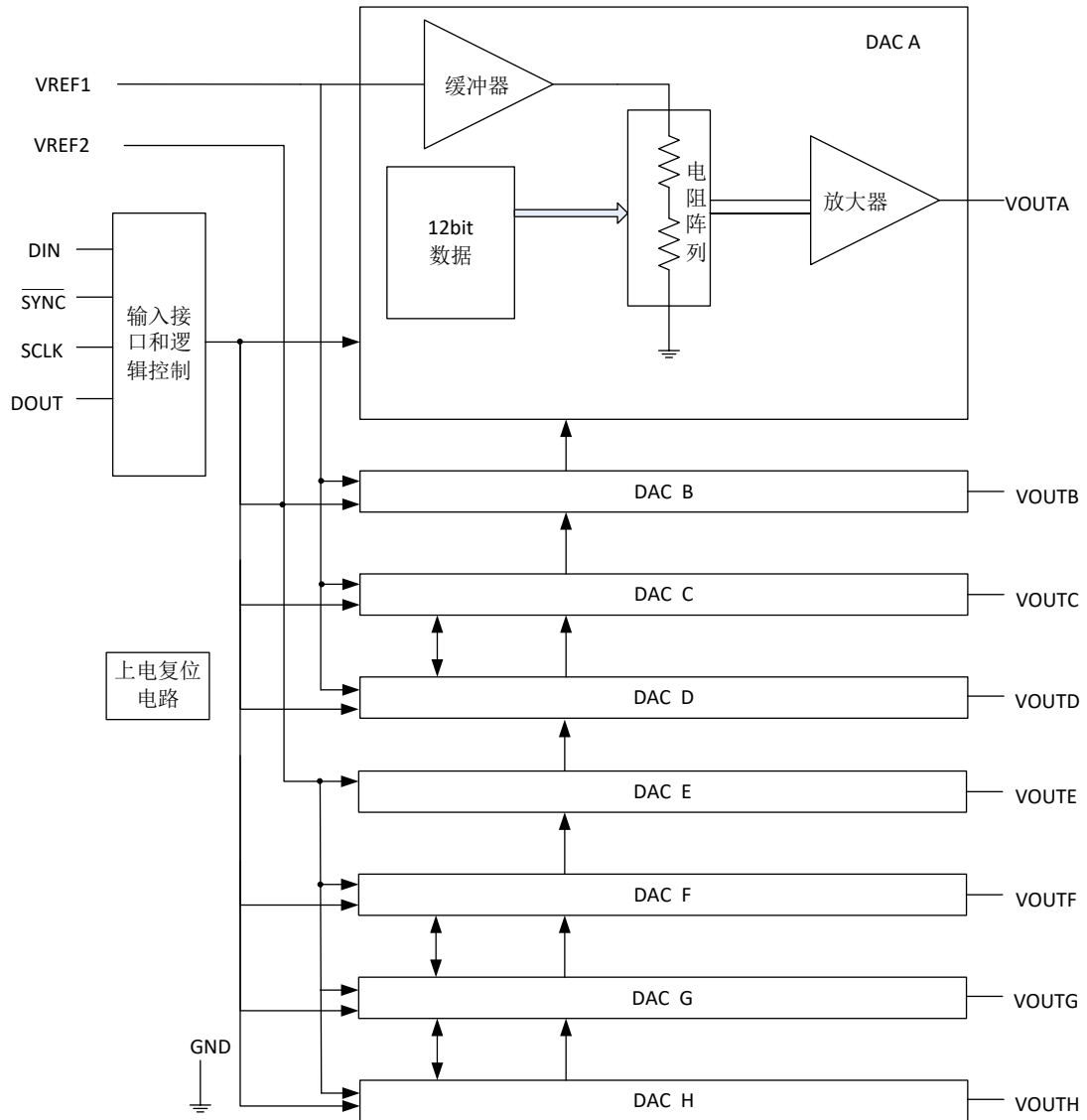
MS5208T

管脚编号	管脚名称	管脚属性	管脚描述
1	DIN	I	SPI 接口的数据输入管脚，SYNC 拉低后，在 SCLK 下降沿时数据会锁存到 16 位转换寄存器中
2	DOUT	O	SPI 接口的数据输出管脚。在菊花链模式下，可连到另外一个 MS5208T 的 DIN 端。
3	VOUTA	O	通道 A 模拟输出
4	VOUTB	O	通道 B 模拟输出
5	VOUTC	O	通道 C 模拟输出
6	VOUTD	O	通道 D 模拟输出
7	VDD	-	电源
8	VREF1	I	外部基准输入端口 1
9	VREF2	I	外部基准输入端口 2
10	GND	-	地
11	VOUTH	O	通道 H 模拟输出
12	VOUTG	O	通道 G 模拟输出
13	VOUTF	O	通道 F 模拟输出
14	VOUTE	O	通道 E 模拟输出
15	$\overline{\text{SYNC}}$	I	SPI 接口的帧同步管脚，低电平时，数据会在 SCLK 下降沿，将 DIN 输入的数据锁存到寄存器；在第 16 个时钟下降沿后拉高，会将 DAC 数据更新；如果在 16 个时钟前拉高， $\overline{\text{SYNC}}$ 的上升沿将用作中断，此次数据无效。
16	SCLK	I	SPI 接口的时钟输入管脚，DIN 引脚输入的数据会在这个引脚的下降沿锁存到输入转换寄存器中。

MS5208N

管脚编号	管脚名称	管脚属性	管脚描述
1	VOUTA	O	通道 A 模拟输出
2	VOUTB	O	通道 B 模拟输出
3	VOUTC	O	通道 C 模拟输出
4	VOUTD	O	通道 D 模拟输出
5	VDD	-	电源
6	VREF1	I	外部基准输入端口 1
7	VREF2	I	外部基准输入端口 2
8	GND	-	地
9	VOUTH	O	通道 H 模拟输出
10	VOUTG	O	通道 G 模拟输出
11	VOUTF	O	通道 F 模拟输出
12	VOUTE	O	通道 E 模拟输出
13	$\overline{\text{SYNC}}$	I	SPI 接口的帧同步管脚，为低电平时数据会在 SCLK 下降沿将 DIN 输入的数据锁存到寄存器，在第 16 个时钟下降沿后拉高会将 DAC 数据更新；如果在 16 个时钟前拉高， $\overline{\text{SYNC}}$ 的上升沿将用作中断，此次数据无效。
14	SCLK	I	SPI 接口的时钟输入管脚，输入的数据会在这个引脚的下降沿锁存到输入转换寄存器中。
15	DIN	I	SPI 接口的数据输入管脚，SYNC 拉低后，在 SCLK 下降沿时数据会锁存到 16 位转换寄存器中。
16	DOUT	O	SPI 接口的数据输出管脚。在菊花链模式下，可连到另外一个 MS5208N 的 DIN 端。

内部框图



极限参数

芯片使用中，任何超过极限参数的应用方式会对器件造成永久的损坏，芯片长时间处于极限工作状态可能会影响器件的可靠性。极限参数只是由一系列极端测试得出，并不代表芯片可以正常工作在此极限条件下。

参数	符号	参数范围	单位
电源电压	VDD	-0.3 ~ +7	V
输入数字电压范围	VIN	-0.3 ~ VDD+0.3	V
基准输入电压范围	VREF1, VREF2	-0.3 ~ VDD+0.3	V
工作温度范围	TA	-40 ~ +125	°C
存储温度范围	Tstg	-65 ~ +150	°C
最大结温	Jt	150	°C
焊接温度(10s)		260	°C
ESD (HBM)		±3000	V

推荐工作条件

参数	测试条件	最小值	典型值	最大值	单位
电源电压范围		2.7		5.5	V
基准输入		0.5		VDD	V
数字输入高电平 VIH	VDD = 3V	0.7×VDD			V
	VDD = 5V	0.7×VDD			
数字输入低电平 VIL	VDD = 3V			0.3×VDD	V
	VDD = 5V			0.3×VDD	
SCLK 速率				40	MHz

电气参数

静态 DAC 参数

参数	测试条件	最小值	典型值	最大值	单位
分辨率			12		Bits
微分非线性(DNL)	见注 1		±0.5	±2	LSB
积分非线性(INL)	见注 2		±2	±8	LSB
零点失调	见注 3		5	15	mV
零点失调温漂	见注 4		20		ppm/°C
增益误差	见注 5		-0.1	-0.75	%FSR
增益误差温漂	见注 6		12		ppm/°C

注：1. 微分非线性(DNL)即微分误差，指毗邻 LSB 的最大幅度变化。

2. 积分非线性(INL)即线性误差，测试条件是 $1/128 \times \text{FSR}$ 到 $127/128 \times \text{FSR}$ 的数字码输入。

3. 零点失调指数字输入为零时的模拟输出。

4. 零点失调温漂指数字输入为零时，模拟输出随温度的变化。

5. 增益误差指除去零点失调之后，模拟输出和理想输出的偏差。

6. 增益误差温漂指除去零点失调之后，模拟输出和理想输出的偏差随温度的变化。

DAC 输出参数

参数	测试条件	最小值	典型值	最大值	单位
输出电压	RL=10kΩ	0		VREF1/VREF2	V
直流输出阻抗			8		Ω
短路电流	VDD=5V		32		mA
上电时间	退出关断模式，VDD=5V		4		μs

参考输入电压参数

参数	测试条件	最小值	典型值	最大值	单位
输入电压范围	见注 7	0		VDD	V
输入电阻			14.4		kΩ

注 7：基准输入电压超过 $VDD/2$ 会带来输出饱和失真。

数字输出参数

参数	测试条件	最小值	典型值	最大值	单位
数字输入高电平电流	VI=VDD			±3	μA
数字输入低电平电流	VI=0V			±3	μA
输入电容			3		pF

功耗参数

参数	测试条件	最小值	典型值	最大值	单位
电源电流	f _{CLK} =30MHz, 输出无负载	VA=2.7V~3.6V		2300	μA
		VA=4.5V~5.5V		2400	
	3V 供电, 输出无负载, 所有输入接 0V 或 VDD, 全部通道开启	VA=2.7V~3.6V			μA
		VA=4.5V~5.5V			
掉电电流	VDD=5V		66	μA	
	VDD=3V		0.15		

模拟输出动态参数

参数	测试条件	最小值	典型值	最大值	单位
SR	CL=100pF, RL=10kΩ, Vo=10%到 90%, Vref=2.048, 1.024		1.4		V/μs
Ts	到±0.5LSB, CL=100pF, RL=10kΩ		2.2	7	V/μs
毛刺能量	从 7FF 到 800, VDD=5V		8		nV-sec
模拟串扰	VDD=5V		0.5		nV-sec
通道串扰	VDD=5V		0.8		nV-sec
乘法带宽	VREF=2V±0.2Vp-p		340		kHz
输出噪声谱密度	数字码=0x840, 1kHz		110		nV/√Hz
	数字码=0x840, 10kHz		90		

交流和时序特性

VDD=2.7V~5.5V, VREF1,2=VDD, CL=200pF 接地, fSCLK=30MHz, 输入数据在 48 到 4047 之间, 除非另外说明, 否则 TA=25°C。

参数	符号	测试条件	最小值	典型值	最大值	单位
时钟频率	f _{SCLK}			40		MHz
		T _{MIN} ≤T _A ≤T _{MAX}			30	
SCLK 周期	1/f _{SCLK}			25		ns
		T _{MIN} ≤T _A ≤T _{MAX}	33			
SCLK 高电平时间	t _{CH}			7		ns
		T _{MIN} ≤T _A ≤T _{MAX}	10			
SCLK 低电平时间	t _{CL}			7		ns
		T _{MIN} ≤T _A ≤T _{MAX}	10			
SYNC 到 SCLK 下降沿的建立时间	t _{SS}			3	1/f _{SCLK} -3	ns
		T _{MIN} ≤T _A ≤T _{MAX}	10			
数据建立时间	t _{DS}			1		ns
		T _{MIN} ≤T _A ≤T _{MAX}	2.5			
数据保持时间	t _{DH}			1		ns
		T _{MIN} ≤T _A ≤T _{MAX}	2.5			
SYNC 在第 16 个 SCLK 下降沿后的保持时间	t _{SH}		3		1/f _{SCLK} -3	ns
		T _{MIN} ≤T _A ≤T _{MAX}	3			
SYNC 高电平时间	t _{SYNC}			5		ns
		T _{MIN} ≤T _A ≤T _{MAX}	15			

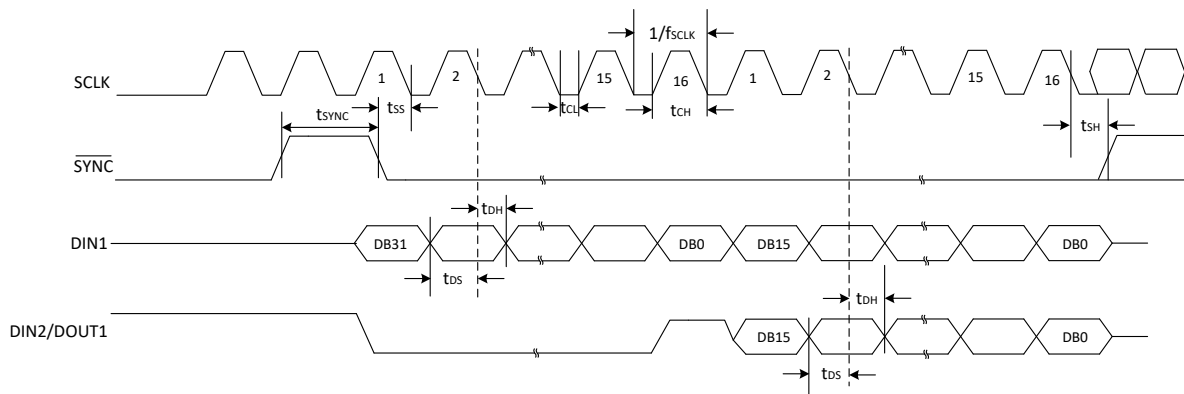


图 1. 串行时序图

典型曲线图

除非特别说明，VDD=2.7V~5.5V，f_{SCLK}=30MHz，V_{REF1,2}=VDD，TA=25°C。

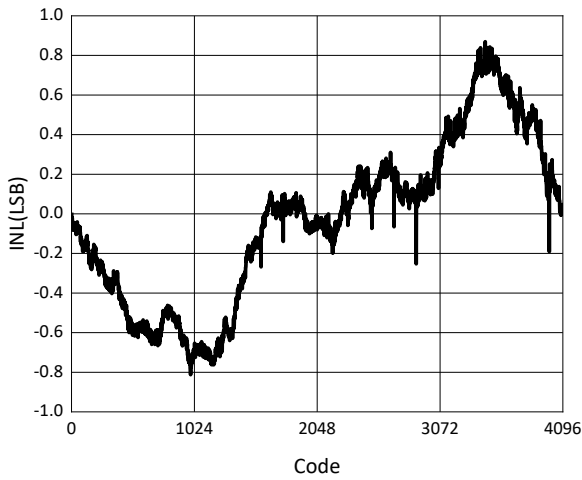


图 2. INL VS.Code

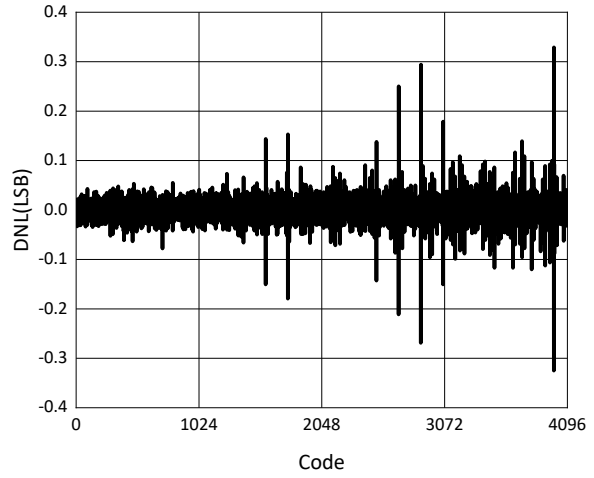


图 3. DNL VS.Code

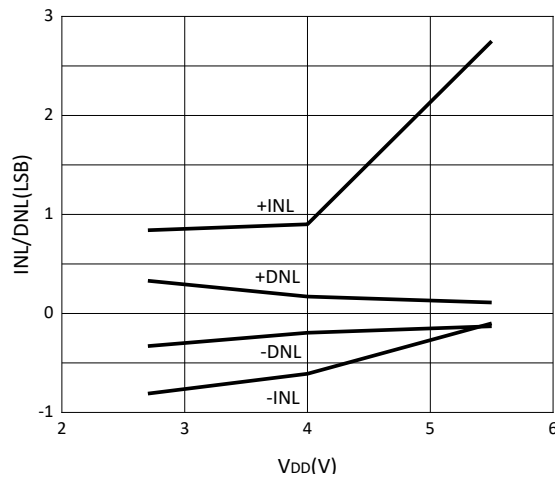


图 4. INL/DNL VS. V_{DD}

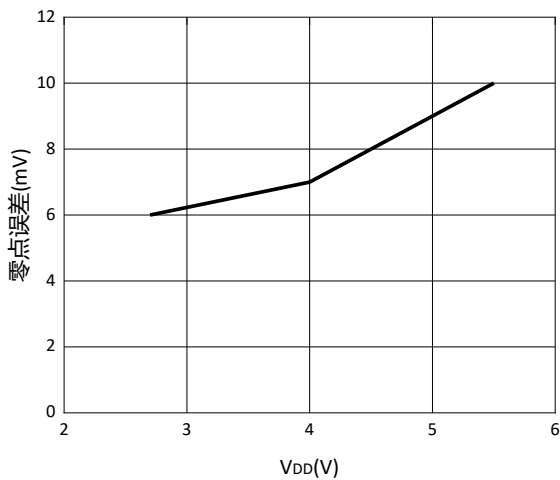


图 5. 零点误差 VS. V_{DD}

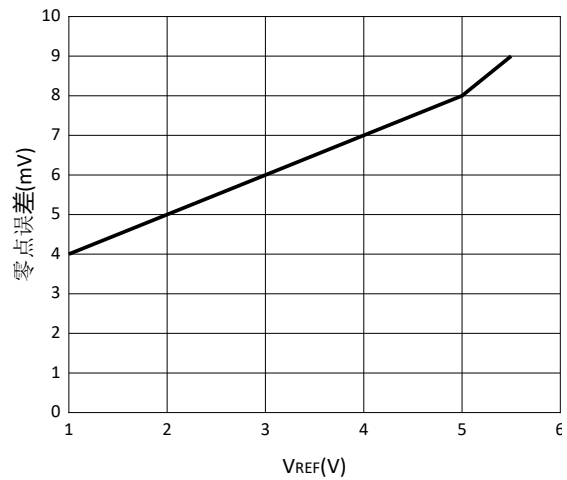


图 6. 零点误差 VS. V_{REF}

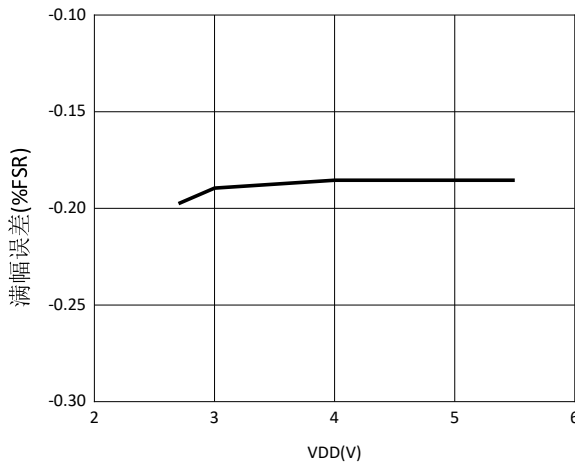


图 7. 满幅误差 VS. V_{DD}

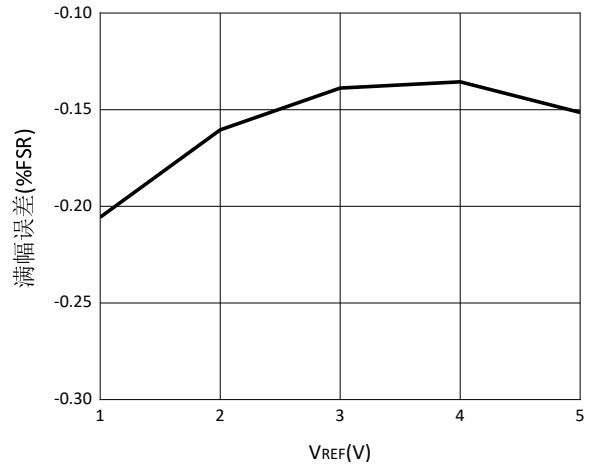


图 8. 满幅误差 VS. V_{REF}

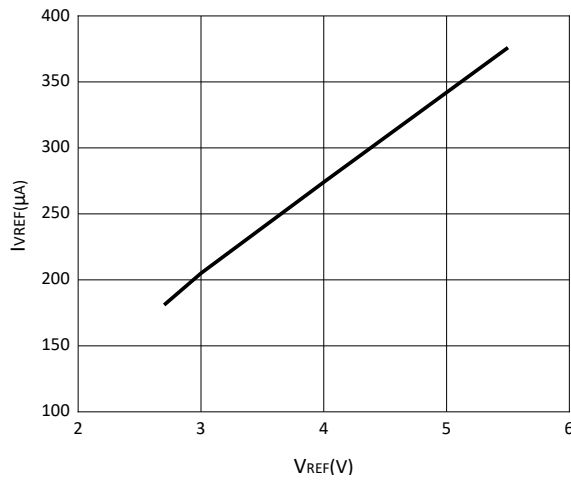


图 9. I_{VREF} VS. V_{REF}

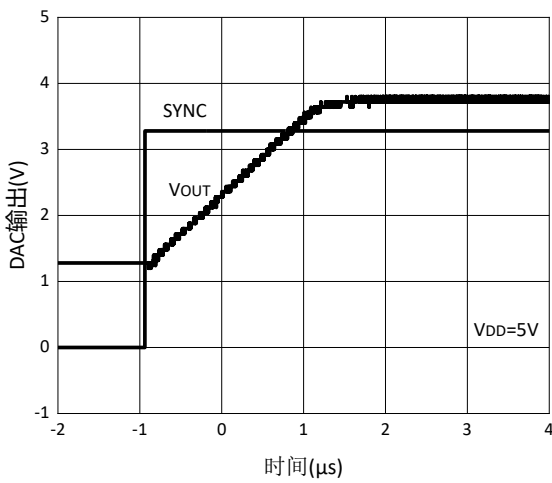


图 10. 建立时间

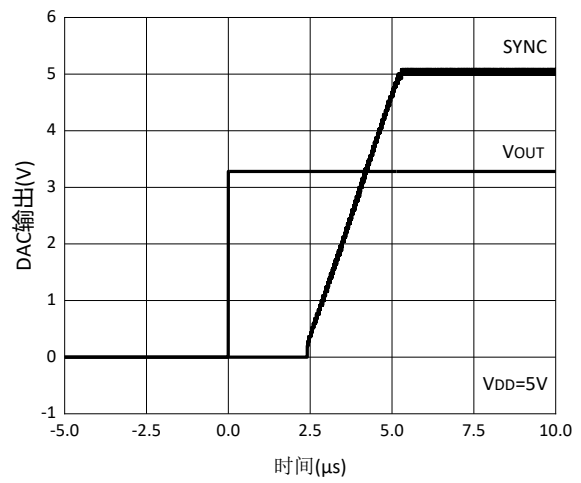


图 11. 唤醒时间

功能描述

总体功能

MS5208T/MS5208N 是一个 12Bit 单电源数模转换器，其架构采用电阻阵列结构，集成串行接口、输出轨到轨 Buffer。

输出电压可以表示为：

$$V_{OUT} = \frac{V_{REF} \times D}{2^n}$$

基准电压

通过两路基准，MS5208T/MS5208N 为内部 DAC 提供参考电压。VREF1 提供通道 A 到通道 D 的参考电压，VREF2 提供通道 E 到通道 H 的参考电压。

串口描述

三线制接口兼容 SPI、QSPI、MICROWIRE 和大多数 DSP，最高工作频率可以到 40MHz，一个有效的串行序列包含 16 个 SCLK 下降沿（参见图 1）。

当 $\overline{\text{SYNC}}$ 拉低后的 16 个 SCLK 下降沿，依次将 DIN 上的数据输入寄存器，然后在第 16 和第 17 个 SCLK 下降沿之间，把 $\overline{\text{SYNC}}$ 拉高时结束输入（参见图 12），并开始处理输入的最后 16 位数据。

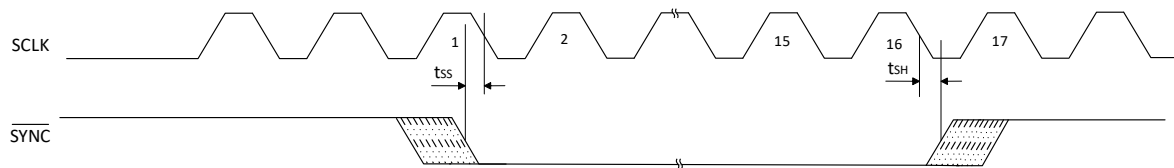


图 12. $\overline{\text{SYNC}}$ 的建立和保持时间

如果在第 16 个下降沿之前，提前拉高 $\overline{\text{SYNC}}$ ，写操作会被终止，已经写入寄存器的数据会无效。如果在第 17 个下降沿之后，拉高 $\overline{\text{SYNC}}$ ，芯片会进入菊花链模式，以最后 16 个 SCLK 下降沿的输入作为数据，从而进行后续的操作。

菊花链模式

菊花链模式允许使用单个串行接口，与任意数量的 MS5208T/MS5208N 进行通讯。只要正确输入 $16*n$ 个数据，那么在 $\overline{\text{SYNC}}$ 拉高时，则会一起更新系统中所有的 DAC。

系统中所有 DAC 必须共享同一个 SCLK 和 $\overline{\text{SYNC}}$ ，同时把前一个 DAC 的 DOUT 与下一个 DAC 的 DIN 相连（参见图 13）。菊花链操作开始于 $\overline{\text{SYNC}}$ 下降沿，结束于 $\overline{\text{SYNC}}$ 上升沿，如果由 n 个 DAC 组成，写入序列要为 $16*n$ 。菊花链模式的最大 SCLK 速率为 30MHz。

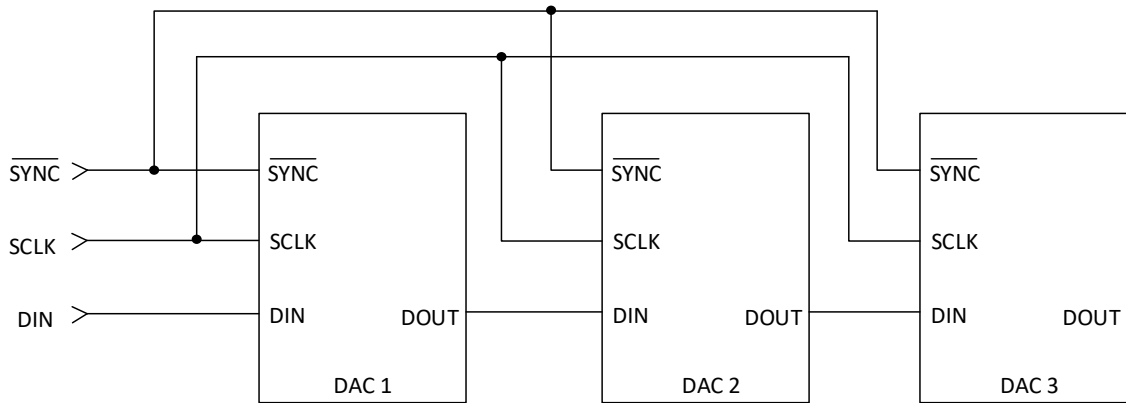


图 13. 菊花链配置

DOUT 在 SYNC 下降沿后第一个 16 位输出 0x0001，从第 17 位开始依次输出延时 16 位的 DIN 端数据（参见图 14）。

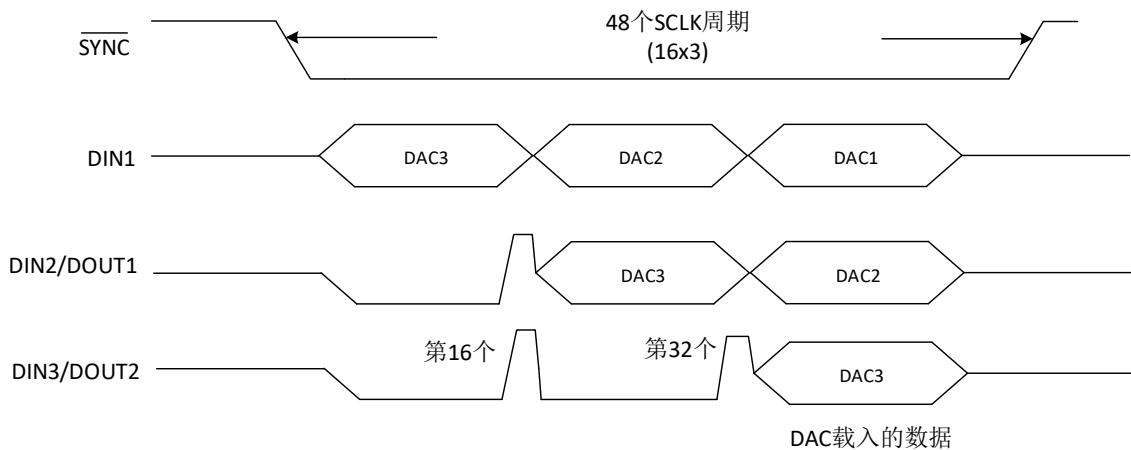


图 14. 菊花链时序

DAC 输入数据更新机制

MS5208T/MS5208N 有两种操作模式，写入寄存器模式 (WRM)和直写模式 (WTM)，由输入数据的最高 4 位 (DB15 到 DB12) 决定（参见表 1），上电后默认在 WRM 状态，每个状态直到用命令切换为另一个操作模式前，能一直保持。

表 1. 操作模式

DB[15:12]	DB[11:0]	描述
1000	XXXXXXXXXXXX	WRM: 写入数据但不更新输出结果
1001	XXXXXXXXXXXX	WTM: 写入数据且更新输出结果

当 DB15 为 0 时，DB14-DB12 为地址位，选择输出通道，结合当前的模式，组合出最终结果（参见表 2）。

表 2. 受 WRM 和 WTM 影响的命令

DB15	DB[14:12]	DB[11:0]	描述
0	000	D11 D10 ... D1 D0	WRM: 只向通道 A 写入数据 WTM: 向通道 A 写入数据且更新输出结果
0	001	D11 D10 ... D1 D0	WRM: 只向通道 B 写入数据 WTM: 向通道 B 写入数据且更新输出结果
0	010	D11 D10 ... D1 D0	WRM: 只向通道 C 写入数据 WTM: 向通道 C 写入数据且更新输出结果
0	011	D11 D10 ... D1 D0	WRM: 只向通道 D 写入数据 WTM: 向通道 D 写入数据且更新输出结果
0	100	D11 D10 ... D1 D0	WRM: 只向通道 E 写入数据 WTM: 向通道 E 写入数据且更新输出结果
0	101	D11 D10 ... D1 D0	WRM: 只向通道 F 写入数据 WTM: 向通道 F 写入数据且更新输出结果
0	110	D11 D10 ... D1 D0	WRM: 只向通道 G 写入数据 WTM: 向通道 G 写入数据且更新输出结果
0	111	D11 D10 ... D1 D0	WRM: 只向通道 H 写入数据 WTM: 向通道 H 写入数据且更新输出结果

除了上述命令外，还有三种特殊命令，可以在任何时候执行，与现在所处模式无关（参见表 3）。

表 3. 特殊命令

DB[15:12]	DB[11:0]	描述
1010	X X X X H G F E D C B A	一次可选择多个通道进行更新输出
1011	D11 D10 ... D1 D0	数据写入通道 A，且更新 8 个通道
1100	D11 D10 ... D1 D0	8 个通道同时写入且更新

命令 1010: 如果把输入数据中的对应通道地址位置 1，就能使相应通道进行一次输出结果更新，此功能可以同时更新复数通道。

命令 1011: 通道 A 写入 D11-D0 的数据，且同时更新 8 个通道的输出。

命令 1100: 8 个通道同时写入 D11-D0 的数据，且更新 8 个通道的输出。此模式被称为广播模式，相同的数据同时被广播到所有通道。此命令常用于将 DAC 所有输出设置为一些已知电压。

上电复位

上电复位电路控制 8 个通道上电时的输出电压。在上电时。输出一直保持为 0，直到有一组有效数据被写入。

掉电模式

一共有三种掉电模式，可以选择不同的输出（参见表 4）。DB15-DB12 命令位选择掉电模式，再通过输入的 DB7-DB0 位选择掉电的通道，可以一次性选多个。

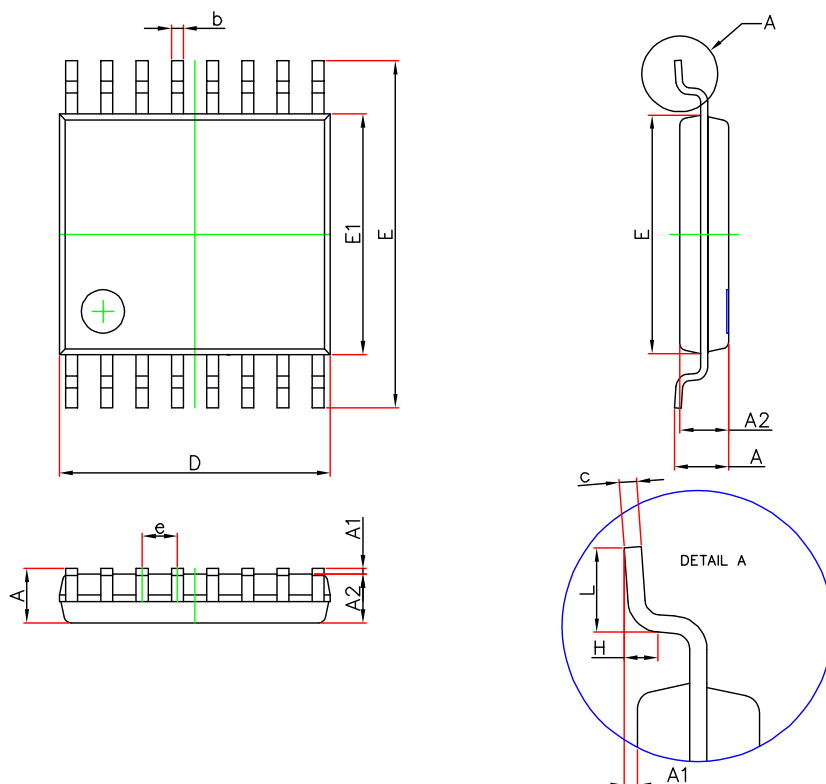
在掉电时，DAC 寄存器的值不受影响。把 $\overline{\text{SYNC}}$ 拉高，DIN 拉低，SCLK 禁用，可以实现最低功耗。

表 4. 掉电模式

DB[15:12]	DB[11:8]	7	6	5	4	3	2	1	0	输出阻抗
1101	XXXX	H	G	F	E	D	C	B	A	高阻态
1110	XXXX	H	G	F	E	D	C	B	A	100kΩ
1111	XXXX	H	G	F	E	D	C	B	A	2.5kΩ

封装外形图

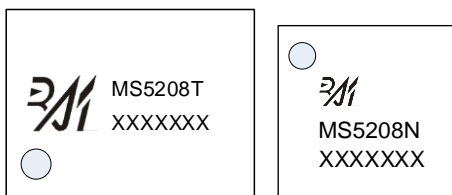
TSSOP16



符号	尺寸 (毫米)		尺寸 (英寸)	
	最小	最大	最小	最大
A	-	1.200	-	0.047
A1	0.050	0.150	0.002	0.006
A2	0.800	1.000	0.031	0.039
b	0.190	0.300	0.007	0.012
c	0.090	0.200	0.004	0.008
D	4.900	5.100	0.193	0.201
E	6.250	6.550	0.246	0.258
E1	4.300	4.500	0.169	0.177
e	0.650(BSC)		0.026(BSC)	
L	0.500	0.700	0.020	0.028
H	0.250(TYP)		0.010(TYP)	
θ	1°	7°	1°	7°

印章与包装规范

1. 印章内容介绍



产品型号：MS5208T、MS5208N

生产批号：XXXXXXX

2. 印章规范要求

采用激光打印，整体居中且采用 Arial 字体。

3. 包装规范说明

型号	封装形式	只/卷	卷/盒	只/盒	盒/箱	只/箱
MS5208T	TSSOP16	3000	1	3000	8	24000
MS5208N	QFN16	4000	1	4000	8	32000

声明

- 瑞盟保留说明书的更改权，恕不另行通知！客户在下单前应获取最新版本资料，并验证相关信息是否完整。
- 在使用瑞盟产品进行系统设计和整机制造时，买方有责任遵守安全标准并采取相应的安全措施，以避免潜在失败风险可能造成的人身伤害或财产损失！
- 产品提升永无止境，本公司将竭诚为客户提供更优秀的产品！



MOS电路操作注意事项

静电在很多地方都会产生，采取下面的预防措施，可以有效防止MOS电路由于受静电放电的影响而引起的损坏：

- 1、操作人员要通过防静电腕带接地。
- 2、设备外壳必须接地。
- 3、装配过程中使用的工具必须接地。
- 4、必须采用导体包装或抗静电材料包装或运输。



+86-571-89966911



杭州市滨江区伟业路1号
高新软件园9号楼701室



[http:// www.relmon.com](http://www.relmon.com)