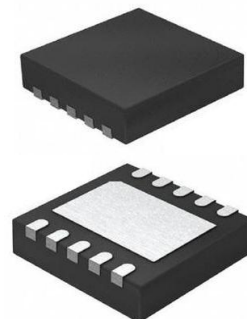


LVDS 两通道总线驱动器

产品简述

MS2652D 是一款低功耗、高数据传输率的两通道 CMOS 差分 LVDS 信号总线驱动芯片，其支持的数据接收率超过 155.5 Mbps (77.7 MHz)。MS2652D 将接 TTL/CMOS 输入信号，转换成低压(425mV)的差分输出信号。芯片驱动器还支持三态输出功能，可以用来关断输出驱动级，通过关断输出电流可以得到 11mW 的静态功耗。芯片还具有掉电关断功能，当 VCC 开路时，LVDS 输出呈高阻态，此功能可以在掉电时保持 LVDS 总线上最小负载。



DFN10

主要特点

- 大于 155.5Mbps(77.7MHz)开关速率
- 掉电时 LVDS 输出高阻态
- $\pm 425\text{mV}$ 差分输出信号
- 低功耗
- 最大 400ps 通道传输延时差 (5V, 25°C)
- 最大 3.5ns 传输延时
- 工业级温度应用范围
- 与 ANSI/TIA/EIA-644 LVDS 标准兼容
- DFN10 封装

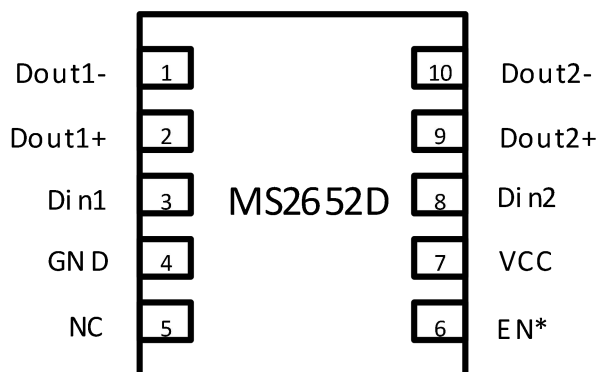
应用

- 平板显示接口
- 高速数据通信
- 监控摄像机

产品规格分类

产品	封装形式	丝印名称
MS2652D	DFN10	MS2652D

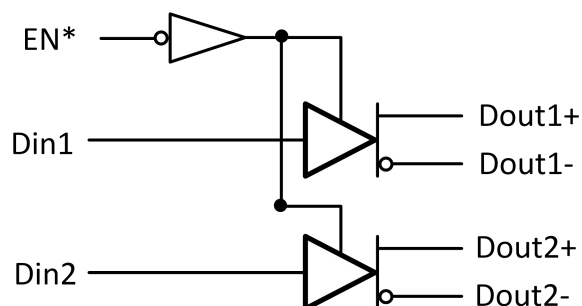
管脚图



管脚说明

管脚编号	管脚名称	管脚属性	管脚描述
3, 8	Din	I	CMOS/TTL 信号输入
2, 9	Dout+	O	正向 LVDS 输出
1, 10	Dout-	O	反向 LVDS 输出
4	GND	-	地
5	NC	-	无连接
6	EN*	I	低电平有效
7	VCC	-	电源, +5V ± 10%

内部框图



功能表

使能端	输入	输出	
EN^*	Din	Dout+	Dout-
H	X	Z	Z
其它情况	L	L	H
	H	H	L

极限参数

芯片使用中，任何超过极限参数的应用方式会对器件造成永久的损坏，芯片长时间处于极限工作状态可能会影响器件的可靠性。极限参数只是由一系列极端测试得出，并不代表芯片可以正常工作在此极限条件下。

参数	符号	额定值	单位
电源电压范围	VCC	-0.3V ~ 6V	V
输入电压范围	Din	-0.3 ~ Vcc+0.3	V
输入电压范围	EN,EN*	-0.3 ~ Vcc+0.3	V
输出电压范围	Dout+, Dout-	-0.3 ~ Vcc+0.3	V
最大结温	Tj	+150	°C
储存温度范围	Tstg	-60 ~ 150	°C
ESD 电压(HBM)	1.5 kΩ, 100 pF	≥ 3500	V

推荐工作条件

参数	符号	参数范围			单位
		最小	标准	最大	
电源电压范围	VCC	2.5	5	5.5	V
工作温度		-40	25	125	°C

电气参数

VCC = +5.0V, TA = +25°C

参数	符号	管脚	条件	最小	典型	最大	单位
差分输出电压	Vod1	Dout- Dout+	RL=100Ω (图 1)	350	425	500	mV
差分输出电压差异 (互补输出)	ΔVod1				5	35	mV
共模输出电压	Vos			1.34	1.47	1.60	V
共模输出电压差异 (互补输出)	ΔVos				5	25	mV
输出高电平	VOH		RL=100Ω		1.68	1.78	V
输出低电平	VOL			0.90	1.25		V
输入高电平	VIH	Din, EN*		2.0		VCC	V
输入低电平	VIL			GND		0.8	V
输入电流	Iin		Vin=Vcc, GND, 2.5V 或 0.4V	-10	±1	+10	uA
输入钳位电压	VCL		ICL=-18mA	-1.5	-0.8		V
输出短路电流	IOS	Dout- Dout+	Vout=0V (注 4)		-4.2		mA
输出三态电流	IOZ		EN=0.8V, EN*=2.0V, Vout=0 或 VCC	-10	±1	+10	uA
断电电流	IOFF	VCC	Vo=0V 或 2.4V Vcc=0V 或开路	-10	±1	+10	uA
驱动有效时 空载电源电流	ICC		Din=Vcc 或 GND		1.8	3.0	mA
			Din=2.5V 或 0.4V		2.7	6.5	
驱动有效时 带负载电源电流	ICCL		RL=100Ω Vin=Vcc 或 GND		10.4	21.0	mA
驱动无效时 空载电源电流	ICCZ		Din=Vcc 或 GND EN=GND, EN*=Vcc		2.0	4.0	mA

开关特性

VCC = +5.0V, TA = +25°C (注 1, 3, 5)

参数	符号	条件	最小	典型	最大	单位
差分传播延时 (高到低)	tPHLD	RL=100Ω, CL=5pF 图 2 和图 3	1.0	2.0	3.5	ns
差分传播延时 (低到高)	tPLHD		1.0	2.0	35	ns
差分传播延时差 tPHLD- tPLHD	tSDK		0	80	900	ps
通道传播延时差 (注 2)	tSK1		0	300	1000	ps
上升沿时间	tTLH			0.35	1.5	ns
下降沿时间	tRHLD			0.35	1.5	ns
输出高电平到高阻态延时	tPHZ	RL=100Ω, CL=5PF 图 4 和图 5		2.5	10	ns
输出低电平到高阻态延时	tPLZ			2.5	10	ns
输出高阻态到高电平延时	tPZH			2.5	10	ns
输出高阻态到低电平延时	tPZL			2.5	10	ns

注：1. 所有典型值均在 VCC =+5.0V, TA=+25°C, CL=5pF 下测得。

2. 通道传播延时差指的是芯片不同的两个通道之间的最大传播延迟差异。

3. 一般测试时输入信号：f=1MHz, Zo=50Ω, tr 和 tf 小于等于 6ns。

4. 输出短路电流(IOS)大小指幅度，负号表示电流方向。

5. 负载电容包括表笔和焊接电容。

测试电路

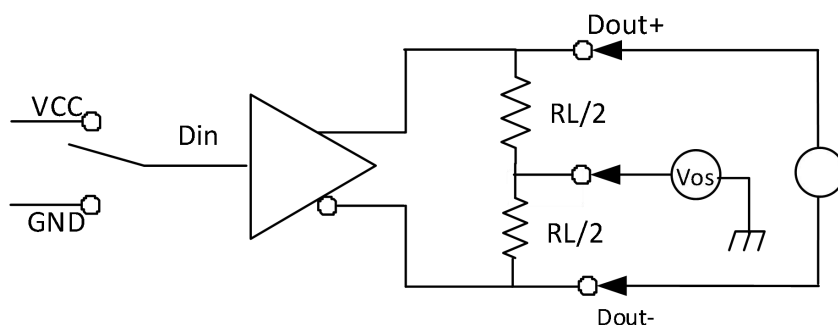


图 1. Vod 与 Vos 测试电路

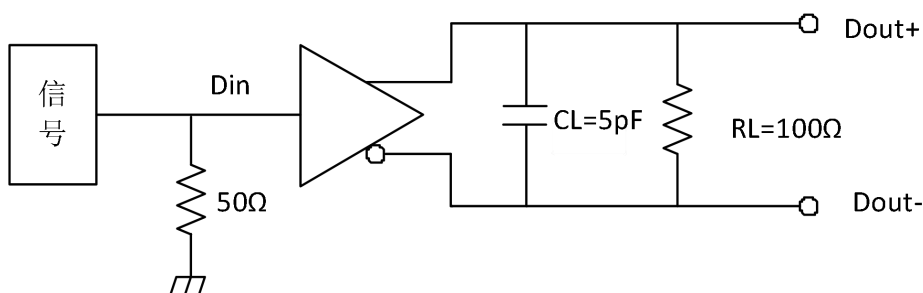


图 2. 传输延时和沿转变时间测试电路

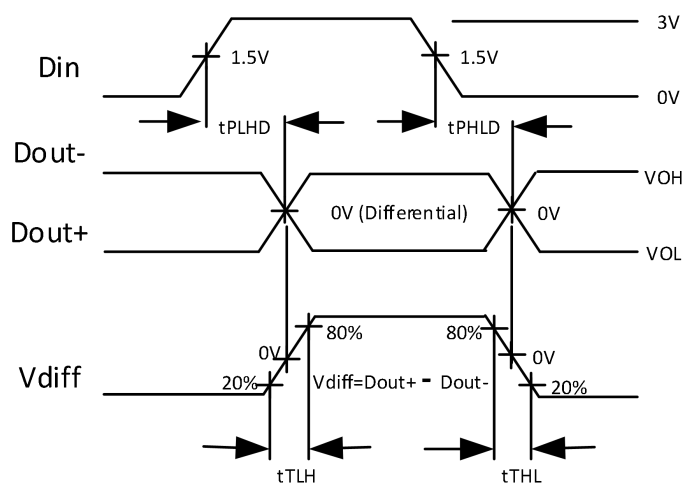


图 3. 传输延时和沿转变时间波形图

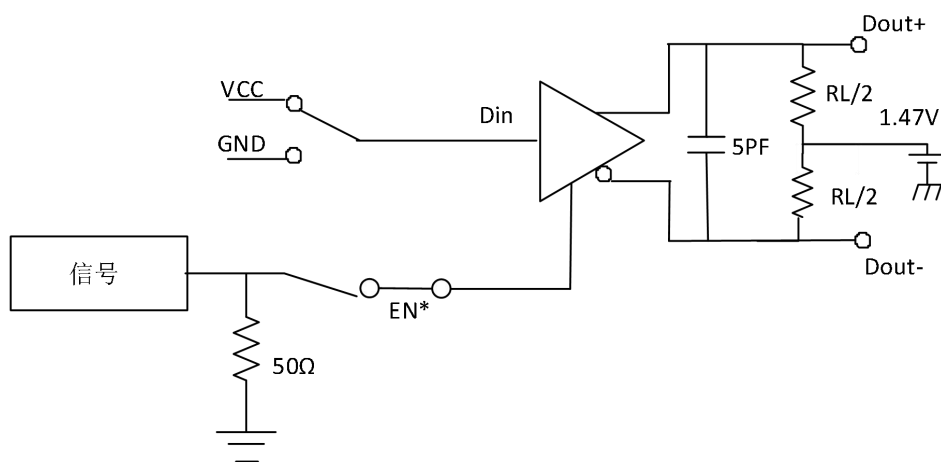


图 4. 三态延时测试电路

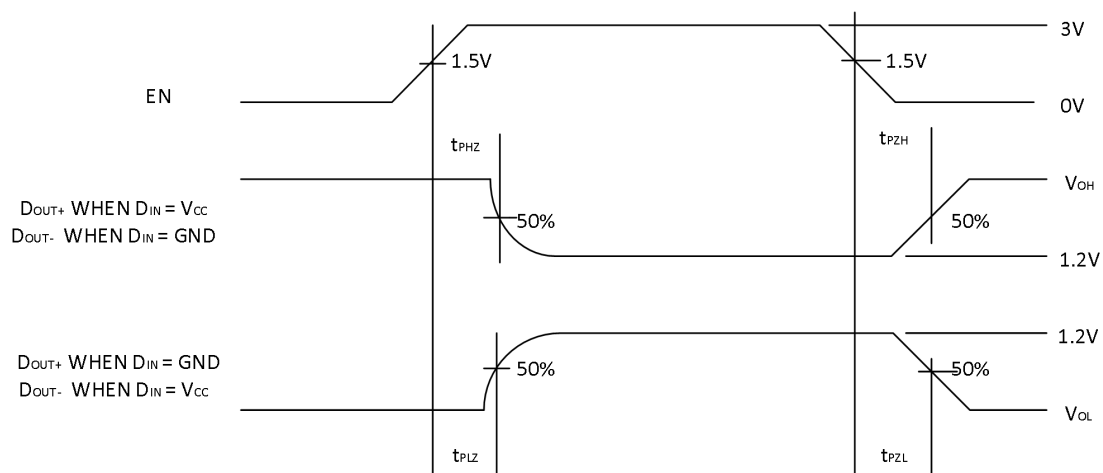


图 5. 三态状态触发波形

典型说明

LVDS 驱动和接收芯片主要应用于点对点结构中，这种结构为高速数据率信号提供了一个干净的传输通道。传输介质可以是双绞线、电缆、PCB 布线，典型的传输介质阻抗小于 100Ω 。为了匹配传输介质阻抗，应在差分输入端接 100Ω 的端电阻，且距离器件输入端口越近越好。端电阻把电流信号转化为电压信号，进而提供给接收器件。对于其他如多接收器结构，必须考虑中间连接器、电缆接口等阻抗匹配和噪声裕度范围。

MS2652D 差分总线驱动器设计为电流模式。电流模式的驱动器具有高输出阻抗，负载范围内输出恒定的电流（而电压模式驱动器，则是在负载范围内输出恒定的电压）。当电流从负载的一个方向流过时，产生逻辑高电平；从反方向流过时，产生逻辑低电平。标称的输出电流为 4.25mA ，最小 3.5mA ，最大 5mA 。系统工作时，需要在 MS2652D 的正负输出端跨接一个 100Ω 电阻。差分 LVDS 信号的共模点为 1.47V (V_{OS}) 对地。图 6 标明稳态电压 (V_{SS}) 峰峰值是差分电压 (V_{OD}) 的两倍 (850mV)。

从工作原理上，电流模式驱动器就优于电压模式的驱动器，如 RS-422。电流驱动器可以在宽的频率范围内提供稳定的输出电流，而像 RS422 的输出电压，在 $20\text{MHz}\sim 40\text{MHz}$ 范围内就衰减明显。这是由于电压模式的驱动器内部门电路的开关电流变化导致的，而电流模式的输出电流固定。这有点类似于 ECL 与 PECL 器件的工作模式，但少了 ECL 与 PECL 的那么大的电流。比起类似的 PECL 电路，LVDS 需要的电流可能少于 80% ，而与 RS-422 类型电压驱动器相比，交流特性优于 10 倍。

当输入悬空时，内部保护电路保证输出为逻辑‘0’（真实的输出一端为低电平，另一端为高电平）。三态输出功能可以实现输出高阻态，从而使得驱动器在不工作时降低功耗。

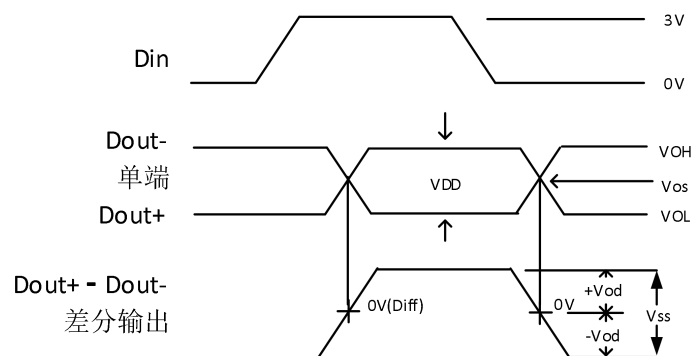
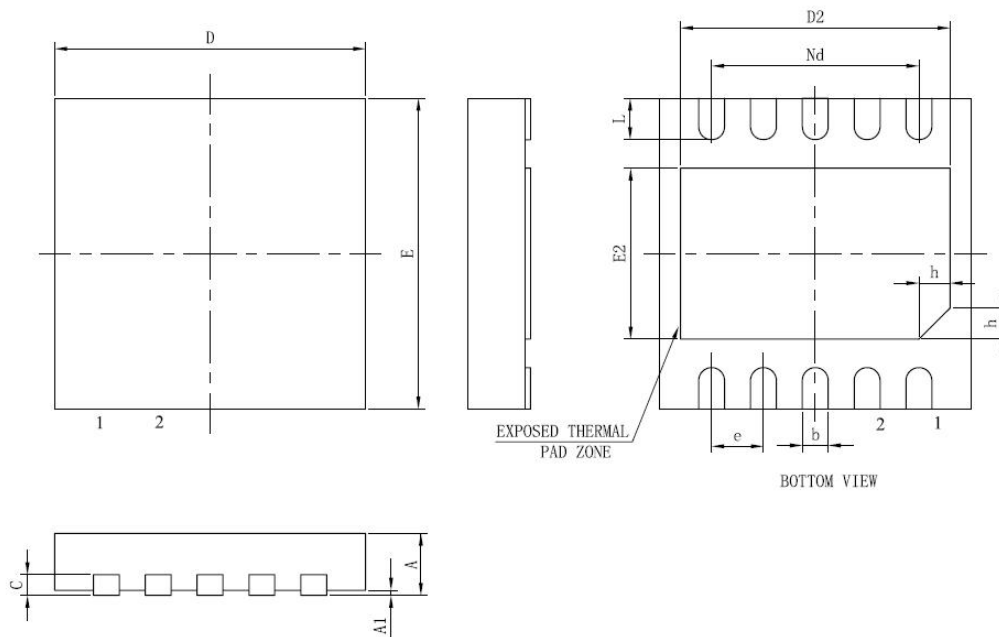


图 6. 驱动器输出电平

封装外形图



符号	尺寸（毫米）		
	最小	典型	最大
A	0.70	0.75	0.80
A1	--	0.02	0.05
b	0.18	0.25	0.30
c	0.18	0.20	0.25
D	2.90	3.00	3.10
D2	2.40	2.50	2.60
e	0.50BSC		
Nd	2.00BSC		
E	2.90	3.00	3.10
E2	1.45	1.55	1.65
L	0.30	0.40	0.50
h	0.20	0.25	0.30

印章与包装规范

1. 印章内容介绍



产品型号：MS2652D

生产批号：XXXXXXX

2. 印章规范要求

采用激光打印，整体居中且采用 Arial 字体。

3. 包装规范说明

型号	封装形式	只/卷	卷/盒	只/盒	盒/箱	只/箱
MS2652D	DFN10	5000	1	5000	8	40000

声明

- 瑞盟保留说明书的更改权，恕不另行通知！客户在下单前应获取最新版本资料，并验证相关信息是否完整。
- 在使用瑞盟产品进行系统设计和整机制造时，买方有责任遵守安全标准并采取相应的安全措施，以避免潜在失败风险可能造成的人身伤害或财产损失！
- 产品提升永无止境，本公司将竭诚为客户提供更优秀的产品！

**MOS电路操作注意事项**

静电在很多地方都会产生，采取下面的预防措施，可以有效防止 MOS 电路由于受静电放电的影响而引起的损坏：

- 1、操作人员要通过防静电腕带接地。
- 2、设备外壳必须接地。
- 3、装配过程中使用的工具必须接地。
- 4、必须采用导体包装或抗静电材料包装或运输。



+86-571-89966911



杭州市滨江区伟业路 1 号
高新软件园 9 号楼 701 室

[http:// www.relmon.com](http://www.relmon.com)